



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **10150795 A**(43) Date of publication of application: **02.06.98**

(51) Int. Cl. **H02P 7/63**
H02M 7/48
H02M 7/5387

(21) Application number: **08304508**(22) Date of filing: **15.11.96**(71) Applicant: **TOSHIBA CORP**

(72) Inventor: **MOCHIZUKI SUKEYASU**
MOCHIKAWA HIROSHI
NAKAJIMA KIHEI

(54) **INVERTER DEVICE**

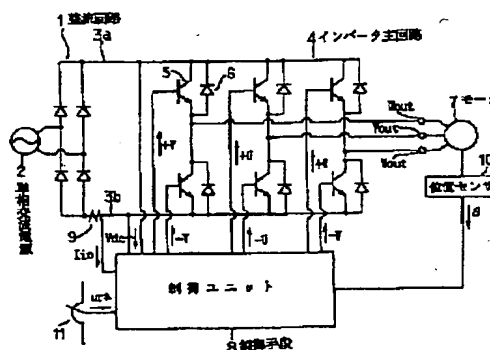
(57) Abstract:

PROBLEM TO BE SOLVED: To suppress a torque ripple and improve an efficiency of a motor to be driven even if a capacitor for smoothing the output of a rectifying circuit connected to a single-phase AC power supply is eliminated or a capacitor of a remarkably small capacitance is used.

SOLUTION: An inverter main circuit 4 switches the output of a rectifying circuit 1 connected to a single-phase AC power supply based on a PWM signal from a control unit 8 and thereby generates the AC output to drive a motor 7 at variable speed. The control unit 8 makes a voltage command value based on a speed signal of a rotor or other signals obtained based on a speed command value from a speed setting device 11 and a position signal from a position sensor 10, and then outputs a PWM signal of a pulse width to correspond to the voltage command value. When the control unit 8 becomes a saturated state wherein the inverter output voltage equivalent to the voltage command value cannot be obtained during the increase control of the pulse width of the PWM signal, it quickens the outputting timing of

the PWM signal to put the phase of the inverter output voltage forward.

COPYRIGHT: (C)1998,JPO



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-150795

(43) 公開日 平成10年(1998) 6月2日

(51) Int.Cl.⁶

識別記号

F I

H 0 2 P 7/63

3 0 2

H 0 2 P 7/63

3 0 2 D

H 0 2 M 7/48

H 0 2 M 7/48

F

7/5387

7/5387

A

審査請求 未請求 請求項の数 3 O L (全 6 頁)

(21) 出願番号 特願平8-304508

(22) 出願日 平成8年(1996)11月15日

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 望月 資康

三重県三重郡朝日町大字縄生2121番地 株式会社東芝三重工場内

(72) 発明者 餅川 宏

三重県三重郡朝日町大字縄生2121番地 株式会社東芝三重工場内

(72) 発明者 中島 喜平

三重県三重郡朝日町大字縄生2121番地 株式会社東芝三重工場内

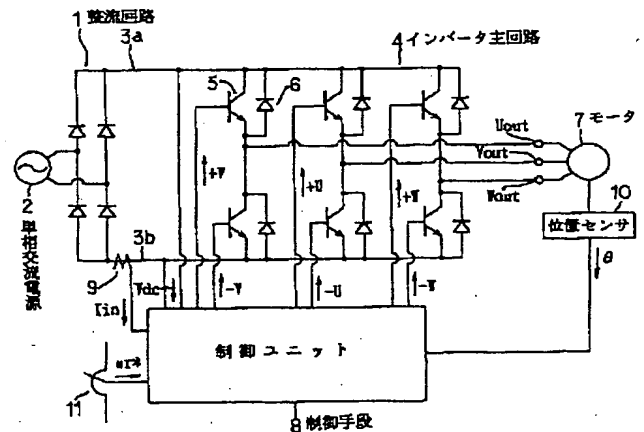
(74) 代理人 弁理士 佐藤 強

(54) 【発明の名称】 インバータ装置

(57) 【要約】

【課題】 単相交流電源に接続される整流回路の出力平滑用のコンデンサを不要、若しくは大幅に小容量化した場合でも、駆動対象であるモータのトルク脈動の抑制や効率の改善を図ること。

【解決手段】 インバータ主回路4は、単相交流電源に接続された整流回路1の出力を、制御ユニット8からのPWM信号に基づいてスイッチングすることにより、交流出力を発生してモータ7を可変速駆動する。駆動ユニット8は、速度設定器11からの速度指令値、位置センサ10からの位置信号 θ に基づいて得たロータの速度信号などに基づいて電圧指令値を作成し、その電圧指令値に応じたパルス幅のPWM信号を出力すると共に、当該PWM信号のパルス幅の増大制御時において、電圧指令値に相当したインバータ出力電圧が得られない飽和状態となったときに、PWM信号の出力タイミングを早めてインバータ出力電圧の位相を進ませる制御を行う。



【特許請求の範囲】

【請求項1】 単相交流電源の出力を全波整流する整流回路と、この整流回路による整流出力をスイッチングして得た可変電圧・可変周波数の交流出力によりモータを駆動するインバータ主回路とを備えたインバータ装置において、

電圧指令値に基づいて前記インバータ主回路内のスイッチング素子をオンオフさせるためのPWM信号を発生する信号発生手段と、

前記PWM信号のパルス幅の増大制御では前記電圧指令値に相当したインバータ出力電圧が得られない飽和状態となったときに、そのPWM信号の出力タイミングを早めてインバータ出力電圧の位相を進ませる制御を行う制御手段とを備えたことを特徴とするインバータ装置。

【請求項2】 前記制御手段は、前記整流回路による整流出力のピーク値電圧が予め設定された動作電圧レベル以下となる期間には前記インバータ主回路のスイッチング動作を禁止することを特徴とする請求項1記載のインバータ装置。

【請求項3】 前記整流回路の出力端子間に前記モータからの回生電流を流すための小容量のコンデンサを接続したことを特徴とする請求項1または2記載のインバータ装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、単相交流電源の出力を全波整流した出力をスイッチングすることにより可変電圧・可変周波数の交流出力を発生するインバータ装置に関する。

【0002】

【発明が解決しようとする課題】 インバータ装置においては、直流出力をインバータ主回路によりスイッチングする動作を連続的に行う構成となっている関係上、スイッチング対象の直流出力の脈動は小さいほうが望ましい。このため、インバータ装置の電源を交流電源から得る場合、一般的には、交流電源出力を全波整流する整流回路と、その整流出力を平滑するコンデンサとを設けることにより、インバータ主回路に対して、脈動を抑制した状態の直流出力を与えるようにしている。

【0003】 この場合、交流電源が三相の場合には、比較的小さな容量の平滑用コンデンサを設ければ済むが、単相の場合には大容量の平滑用コンデンサが必要となる。このため、単相交流電源に接続されるインバータ装置では、上記のように大容量の平滑用コンデンサが必要になる関係上、装置全体の大型化やコストの上昇を来すという問題点があった。

【0004】 このような問題点に対処するために、従来では、平滑用コンデンサを設けることなく、整流回路から出力される脈動電圧をインバータ主回路により直接的にスイッチングする構成のインバータ装置が考えられて

いる。しかしながら、この構成では、インバータ出力電圧がモータ誘起電圧より高くなる期間、つまりモータに電流が流れてトルクが発生する期間が大幅に狭められることになるため、トルク脈動が大きくなると共に、効率が悪化するという問題点が出てくる。

【0005】 本発明は上記事情に鑑みてなされたものであり、その目的は、単相交流電源に接続される整流回路の出力を平滑するためのコンデンサを不要、若しくは大幅に小容量化することができ、装置全体の小形化及びコストダウンを実現できると共に、駆動対象であるモータのトルク脈動の抑制や効率の改善を図り得るようになるなどの効果を奏するインバータ装置を提供することにある。

【0006】

【課題を解決するための手段】 本発明は上記目的を達成するために、単相交流電源の出力を全波整流する整流回路と、この整流回路による整流出力をスイッチングして得た可変電圧・可変周波数の交流出力によりモータを駆動するインバータ主回路とを備えたインバータ装置において、電圧指令値に基づいて前記インバータ主回路内のスイッチング素子をオンオフさせるためのPWM信号を発生する信号発生手段と、前記PWM信号のパルス幅の増大制御では前記電圧指令値に相当したインバータ出力電圧が得られない飽和状態となったときに、そのPWM信号の出力タイミングを早めてインバータ出力電圧の位相を進ませる制御を行う制御手段とを備えた構成としたものである（請求項1）。

【0007】 この構成によれば、信号発生手段から、電圧指令値に基づいたPWM信号が出力され、そのPWM信号によりインバータ主回路内のスイッチング素子がオンオフされて、整流回路による整流出力、つまり単相交流電源の電圧波形に応じた脈動電圧がスイッチングされることになり、斯様なスイッチングにより得られた可変電圧・可変周波数の交流出力によりモータが駆動されることになる。従って、整流回路の出力平滑用のコンデンサを不要にでき、また平滑用コンデンサを設けるとしても、その容量を大幅に小さくできることになる。

【0008】 上記のように整流回路からの脈動電圧をインバータ主回路によりスイッチングして得た交流出力によりモータを駆動する場合、その脈動電圧のピーク値電圧が所定レベルより低くなる期間には、PWM信号のパルス幅を増大させる制御を行ったとしても、電圧指令値に相当したインバータ出力電圧が得られない飽和状態となる。このような飽和状態となったとき、つまり、インバータ出力電圧よりモータ誘起電圧が高くなったときには、制御手段が、上記PWM信号の出力タイミングを早めてインバータ出力電圧の位相を進ませる制御を行うようになる。

【0009】 このような位相進み制御が行われたときにはモータの端子電圧が下がるという現象が引き起こされ

るため、このようにモータの端子電圧が下がった期間には、当該モータにインバータ主回路からの出力電流が流れ込むようになり、これによりトルク発生する期間が拡大することになる。この結果、モータのトルク脈動が抑制されると共に、その効率が改善されることになる。

【0010】この場合、前記制御手段を、前記整流回路による整流出力のピーク値電圧が予め設定された動作電圧レベル以下となる期間には前記インバータ主回路のスイッチング動作を禁止する構成とすることもできる（請求項2）。

【0011】このような構成によれば、整流出力のピーク値電圧が予め設定された動作電圧レベル以下に低下するに伴って、インバータ主回路の出力電圧レベルが限度以上に下がったときには、インバータ主回路のスイッチング動作が禁止されることになる。従って、例えば定トルク制御を行う場合において、インバータ主回路の出力電圧レベルの低下に応じて当該インバータ主回路に過大な電流が流れることがなくなり、そのインバータ主回路を過電流による破壊から効果的に防止できるようになる。

【0012】また、前記整流回路の出力端子間に前記モータからの回生電流を流すための小容量のコンデンサを接続する構成としても良い（請求項3）。このような構成によれば、モータ側からの回生電流がコンデンサに流れ込むようになるから、その回生電流に起因してインバータ主回路の入力側電圧が異常に上昇する事態を未然に防止できるようになり、以てインバータ主回路を回生電流に起因した過電圧から保護する機能が得られるようになる。

【0013】

【発明の実施の形態】以下、本発明の第1実施例について図1～図5を参照しながら説明する。図1において、周知のダイオードブリッジより成る整流回路1は、200Vの単相交流電源2の出力を全波整流して電源ライン3a及び3b間に出力する。電源ライン3a及び3b間に接続されたインバータ主回路4は、整流回路1の整流出力をスイッチングして可変電圧・可変周波数の三相交流出力に変換する構成となっている。この場合、上記電源ライン3a、3b間には、平滑用コンデンサは接続されておらず、従って、整流回路1から電源ライン3a、3b間に出力される直流電圧波形は、図3に示すような脈動波形となる。

【0014】上記インバータ主回路4は、具体的には、6個の半導体スイッチング素子、例えばパワートランジスタ5を三相ブリッジ接続すると共に、各トランジスタ5と並列に合計6個のフライホイールダイオード6を接続した構成となっており、各相出力端子 U_{out} 、 V_{out} 、 W_{out} に対してモータ7（本実施例では例えば永久磁石モータ）が接続される構成となっている。尚、本実施例のようなインバータ装置でモータ7を駆動する場合

には、そのモータ7の定格最高電圧を通常の場合より下げて設計することになる。

【0015】上記インバータ主回路4が有するパワートランジスタ5の各ベースには、後述する制御ユニット8（本発明でいう制御手段に相当）からのPWM信号 $+U$ 、 $-U$ 、 $+V$ 、 $-V$ 、 $+W$ 、 $-W$ がそれぞれ与えられる構成となっている。

【0016】例えば一方の電源ライン3bには、インバータ主回路4に流れ込む電流を検出するための変流器9が設けられており、この変流器9による検出電流 I_{in} は、上記制御ユニット8に与えられる構成となっている。また、前記モータ7には、そのロータの位置を検出するために例えば磁気センサから成る位置センサ10が設けられており、この位置センサ10からの位置信号 θ も、上記制御ユニット8に与えられる構成となっている。

【0017】さらに、上記制御ユニット8に対しては、前記電源ライン3a及び3b間の電位差、つまりインバータ主回路4の入力電圧を示す電圧信号 V_{dc} が与えられると共に、速度設定器11からの速度指令値 ω_r^* が与えられるようになっている。

【0018】図2には、制御ユニット8の構成が機能ブロックの組み合わせにより示されており、以下これについて説明する。図2において、制御ユニット8は、モータ7をフィードバック制御するためのPI制御（比例・積分制御）系として構成されている。このような制御ユニット8において、微分器12は、位置センサ10からの位置信号 θ を時間微分することにより、ロータの回転数を示す速度信号 ω_r を発生するようになっている。

【0019】トルク電流演算部13では、乗算器14において電圧信号 V_{dc} と検出電流 I_{in} とを乗算すると共に、割算器15において上記乗算結果を速度信号 ω_r により除算し、さらに、倍率器16において上記除算結果に比例定数 k を乗算することによりトルク信号 I_q を得るようになっている。尚、インバータ主回路4での変換効率は十分に高い状態にあるから、上記のようなトルク電流演算部13での演算によってモータ7での発生トルクを近似的に示すトルク信号 I_q を得ることができるものである。

【0020】速度制御部17では、偏差抽出用の減算器18において速度指令値 ω_r^* から速度信号 ω_r を減算すると共に、その減算結果を比例積分増幅回路19に通すことによりトルク指令値 I_q^* を得るようになっている。

【0021】また、電流制御部20では、偏差抽出用の減算器21においてトルク指令値 I_q^* からトルク信号 I_q を減算すると共に、その減算結果を比例積分増幅回路22に通すことにより電圧指令値 V^* を得るようになっている。尚、上記比例積分増幅回路22は、その制御端子22aに後述するPWM飽和信号 S_{sat} を受けた状態で積分動作を停止する構成となっている。

【0022】電圧指令値 V^* を受けるように設けられたPWM信号発生回路23（本発明でいう信号発生手段に相当）は、上記電圧指令値 V^* 及び前記位置センサ1から後述の加算器25を通じて与えられる位置信号 θ に基づいて前記PWM信号 $+U$ 、 $+V$ 、 $+W$ を発生する周知構成のものであり、それらのPWM信号 $+U$ 、 $+V$ 、 $+W$ をNOT回路23a~23cにより反転させることによって前記PWM信号 $-U$ 、 $-V$ 、 $-W$ を得るようにしている。そして、斯様なPWM信号 $+U$ 、 $-U$ 、 $+V$ 、 $-V$ 、 $+W$ 、 $-W$ によってインバータ主回路4内の各パワートランジスタ5のスイッチング動作が行われることにより、モータ7が速度指令値 ω_r^* に応じた速度となるような定トルク制御が行われることになる。

【0023】この場合、上記PWM信号発生回路23は、電圧指令値 V^* が高くなるのに応じて、PWM信号 $+U$ 、 $-U$ 、 $+V$ 、 $-V$ 、 $+W$ 、 $-W$ のパルス幅（デューティ比）を増大させてインバータ出力電圧（インバータ主回路4の出力電圧）のレベルを上昇させる制御を行うものであるが、上記のようなパルス幅の増大制御では上記電圧指令値 V^* に相当したインバータ出力電圧が得られない飽和状態となったときに、PWM飽和信号 S_{sat} を出力する構成となっている。

【0024】このように出力されたPWM飽和信号 S_{sat} は、前記比例積分増幅回路22の制御端子22aに与えられて当該比例積分回路22の積分動作を停止させる構成となっている。また、上記PWM飽和信号 S_{sat} は、位相進み角記憶回路24に与えられるようになっており、この位相進み角記憶回路24は、PWM飽和信号 S_{sat} を受けた状態で所定の位相進み角を示す角度信号 $\Delta\theta$ を発生する構成となっている。

【0025】加算器25は、前記位置センサ10からPWM信号発生回路23に与えられる位置信号 θ に対して、上記位相進み角記憶回路24からの角度信号 $\Delta\theta$ を加算する構成となっている。これにより、制御ユニット8にあっては、PWM信号発生回路23からPWM飽和信号 S_{sat} が出力される状態では、比例積分回路22の積分動作を停止して電圧指令値 V^* のそれ以上の上昇を停止すると共に、当該PWM信号発生回路23から出力されるPWM信号 $+U$ 、 $-U$ 、 $+V$ 、 $-V$ 、 $+W$ 、 $-W$ の出力タイミングを上記角度信号 $\Delta\theta$ に応じた時間だけ早めることにより、インバータ出力電圧の位相を進ませる制御を行うことになる。

【0026】上記した本実施例の構成によれば、整流回路1からの脈動電圧、つまり単相交流電源2の出力を全波整流した電圧をインバータ主回路4によりスイッチングして得た交流出力によりモータ7を駆動することになる。従って、整流回路1の出力平滑用のコンデンサを不要にでき、また平滑用コンデンサを設けるとしても、その容量を大幅に小さくできることになるから、装置全体の小型化及びコストの低減を実現できるようになる。

【0027】ところで、上記のように整流回路1からの脈動電圧をインバータ主回路4によりスイッチングして得た交流出力によりモータ7を駆動する場合、その脈動電圧のピーク値電圧が所定レベルより低くなる期間には、PWM信号 $+U$ 、 $-U$ 、 $+V$ 、 $-V$ 、 $+W$ 、 $-W$ のパルス幅を増大させる制御を行ったとしても、電圧指令値 V^* に相当したインバータ出力電圧が得られない飽和状態が発生する。このような飽和状態となったとき、つまり、インバータ出力電圧よりモータ7側の誘起電圧が

10 高い状態となったときには、制御ユニット8が、上記PWM信号 $+U$ 、 $-U$ 、 $+V$ 、 $-V$ 、 $+W$ 、 $-W$ の出力タイミングを予め設定された角度信号 $\Delta\theta$ に相当した時間だけ早めてインバータ出力電圧の位相を進ませる制御を行うようになる。

【0028】このような位相進み制御が行われたときには、モータ7が永久磁石モータであった場合に、そのモータ7側に減磁電流が流れてその端子電圧が下がるという所謂弱め界磁状態を呈するため、当該モータ7にインバータ主回路4からの出力電流が流れ込むようになり、

20 結果的にトルク発生する期間が拡大することになる。従って、駆動対象であるモータ7のトルク脈動を抑制できるようにすると共に、その効率を改善できるようになる。

【0029】尚、上記第1実施例において、図4に示すように、電圧信号 V_{dc} のピーク値、つまり、整流回路1による整流出力のピーク値電圧が予め設定された動作電圧レベル V_{TH} 以下となる期間 T_{off} には、例えばPWM信号 $+U$ 、 $-U$ 、 $+V$ 、 $-V$ 、 $+W$ 、 $-W$ を出力停止して、インバータ主回路4のスイッチング動作を禁止する

30 構成を採用しても良い。

【0030】このような構成によれば、整流回路1による整流出力のピーク値電圧が上記動作電圧レベル V_{TH} 以下に低下するのに伴って、インバータ主回路4の出力電圧レベルが限度以上に下がったときには、当該インバータ主回路4のスイッチング動作が禁止されることになる。従って、定トルク制御の実行時において、インバータ出力電圧のレベルが低下するのに応じてインバータ主回路4に過大な電流が流れることがなくなり、そのインバータ主回路4を過電流による破壊から効果的に防止できるようになる。

【0031】また、上記のような構成を採用した場合において、動作電圧レベル V_{TH} を、モータ7の負荷が小さい状態時（つまりインバータ出力電圧が低くなる状態時）、或いは低速回転状態時（つまりモータ7側の誘起電圧が低くなる状態時）において、通常時より低い値に変更する構成としても良く、このような構成とした場合には、モータ7に対する通電期間を相対的に長くできるから、モータ7のトルク脈動の抑制や振動及び騒音の低減を実現できるようになる。

50 【0032】さらに、上記のような構成を採用する場合

において、インバータ主回路4により最大出力を得ようとする際には、そのスイッチング動作を実行する期間（図4中において、電圧信号 V_{dc} のピーク値が前記動作電圧レベル V_{TH} を越える期間 T_{on} ）が電気角で1.72 rad.となるように制御すれば良く、このような最大出力状態を想定してモータ7の電圧・巻線仕様などの設計を行うことになる。

【0033】つまり、図5に示すように、電圧信号 V_{dc} のピーク値が動作電圧レベル V_{TH} を越える期間 T_{on} により画定される面積 S が最大となる状態で最大出力が得られことになる。この場合、上記期間 T_{on} の位相幅を $2x$ とした場合、

$$S/2 = x \cdot \cos x$$

となるが、 $S/2$ が最大となる条件は、 $ds/dx = 0$ であるから、

$$ds/dx = \cos x - x \cdot \sin x = 0$$

より、 $\tan x = 1/x$ が得られる。これを解くと、 $x = 0.86$ (rad.) となり、従って、最大出力が得られるときの T_{on} は電気角で1.72 rad.となる。

【0034】図6には本発明の第2実施例が示されており、以下これについて前記第1実施例と異なる部分のみ説明する。即ち、この実施例では、電源ライン3aの出力端子間、つまり電源ライン3a及び3b間にモータ7からの回生電流を流すための小容量のコンデンサ26を接続した構成に特徴を有する。この場合、上記コンデンサ26の静電容量は、モータ7が本実施例のように永久磁石モータであった場合には、電源ライン3a及び3b間に接続する一般的な平滑用コンデンサの静電容量の1/100程度で良いものである（但し、誘導モータの場合には1/10程度）。

【0035】このような構成によれば、モータ7側からの回生電流がコンデンサ26に流れ込むようになるから、その回生電流に起因してインバータ主回路4の入力側電圧が異常に上昇する事態を未然に防止できるようになり、以てインバータ主回路4を回生電流に起因した過電圧から効果的に保護できるようになる。また、当該コンデンサ26により、整流回路1の出力を平滑する効果はある程度は期待できるようになる。

【0036】尚、モータ7の力率を、「1」若しくはこれに近い状態で推移するように運転する構成とすれば、モータ7側から回生電流が流れる事態を抑止できるようになるから、上記のようなコンデンサ26を不要にできることになり、従って、第1実施例のようなコンデンサレス構成を採用しても支障がなくなる。また、上記第2実施例において、電源ライン3aにおけるコンデンサ26の前段側位置に小リアクタンスのリアクトルを挿入する構成としても良く、この構成によれば、コンデンサ2

6による平滑機能を高め得ようになる。

【0037】その他、本発明は上記実施例にのみ限定されるものではなく、次のような変形また拡張が可能である。インバータ主回路の入力電流及び入力電圧などを利用してモータの発生トルクを近似的に得る構成としたが、モータに流れる電流を直接的に検出する手段を設け、その検出電流を座標変換して抽出したトルク電流分に基づいて発生トルクを検出する構成としても良い。

【0038】モータの回転軸にバランスウェイトなどを取り付けることにより、ロータの慣性を大きくするように構成してトルク脈動の抑制を図るようにしても良い。また、誘導モータを駆動対象のモータとしても良く、この場合には、当該誘導モータにおける二次側の磁気的な時定数を大きく設定する構成とすれば、インバータ主回路のスイッチング動作が停止された期間においても、残留磁気によるトルクが得られるようになるから、そのトルク脈動を抑制できるようになる。

【0039】

【発明の効果】本発明によれば以上の説明によって明らかなように、単相交流電源の出力を全波整流して得た脈動電圧出力をスイッチングすることにより、モータ駆動用の交流電力を発生するようにしたインバータ装置において、インバータ主回路内のスイッチング素子をオンオフさせるためのPWM信号のパルス幅の増大制御時において、電圧指令値に相当したインバータ出力電圧が得られない飽和状態となったときに、そのPWM信号の出力タイミングを早めてインバータ出力電圧の位相を進ませる制御を行う制御手段を設ける構成としたので、単相交流電源に接続される整流回路の出力平滑用のコンデンサを不要、若しくは大幅に小容量化することによって、装置全体の小型化及びコストダウンを実現した場合でも、駆動対象であるモータのトルク脈動の抑制や効率の改善を図り得るようになるという有益な効果を奏するものである。

【図面の簡単な説明】

【図1】本発明の第1実施例を示す全体の概略的回路図

【図2】要部の構成を示す機能ブロック図

【図3】整流回路の出力波形図

【図4】変形例を説明するための波形図

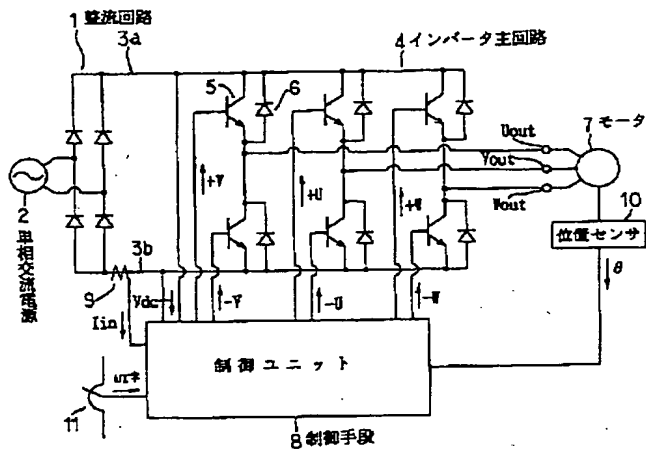
40 【図5】図4とは異なる変形例を説明するための波形図

【図6】本発明の第2実施例を示す図1相当図

【符号の説明】

図面中、1は整流回路、2は単相交流電源、4はインバータ主回路、7はモータ、8は制御ユニット（制御手段）、23はPWM信号発生回路（信号発生手段を）、26はコンデンサを示す。

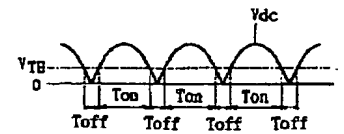
【図1】



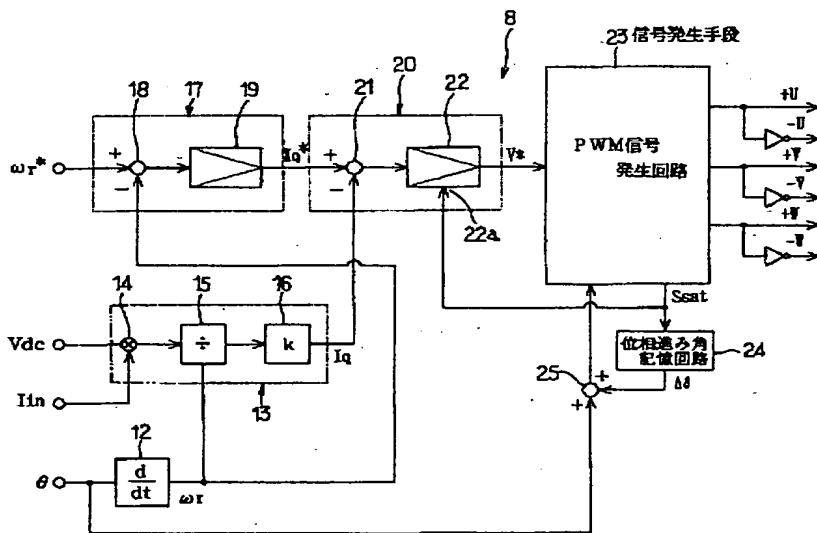
【図3】



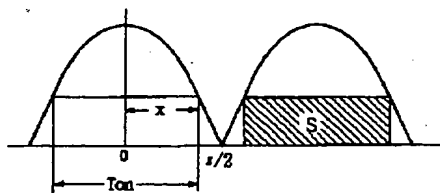
【図4】



【図2】



【図5】



【図6】

